

オペランド X 線トポグラフィー法を用いた 動作中 SiC MOSFET における積層欠陥拡張の観察

株式会社日立製作所 研究開発グループ 小西 くみこ
藤田 隆誠、小林 慶亮
株式会社日立製作所 研究開発グループ
九州シンクロトロン光研究センター ビームライングループ
米山 明男
九州シンクロトロン光研究センター ビームライングループ
石地 耕太郎
株式会社日立製作所 研究開発グループ
沖野 泰之、島 明生

Abstract

カーボンニュートラルの実現に向けて、高効率なパワーエレクトロニクス機器の利用拡大がより重要となる。現在、パワーデバイスの材料には Si が広く使われているが、更なる省エネルギー化に向けて SiC を使ったパワーデバイスの実用化が開始されている。SiC パワーデバイスは、高耐圧・大電流が求められる電力やモビリティ分野での活躍が特に期待されているが、SiC に含まれる結晶欠陥がその普及を妨げている。具体的には、SiC MOSFET では、デバイスの動作中に積層欠陥が拡張することで、抵抗が増加する信頼性の問題が課題となる。この課題を解決するために、オペランド X 線トポグラフィー法を開発し、世界で初めて動作中 SiC MOSFET における積層欠陥の拡張を直接観察することに成功した。加えて、デバイスの実動作条件下での積層欠陥の拡張機構を解明することで、高信頼な SiC MOSFET の実現に大きく貢献した。

1. SiC パワーデバイスの特長と課題

カーボンニュートラルの実現に向けて、電力の供給・需要側の双方で省エネルギー化・電動化が推進されている。電力の供給から消費の末端までを支えるパワーエレクトロニクス機器は、電力の変換や制御を効率よく実施することで、社会を支えるキーコンポーネントとして活躍している。電気エネルギーへの依存度が高まる社会背景の中で、パワーエレクトロニクス機器を用いた電気エネルギーの有効活用がより一層重要となり、パワーエレクトロニクス機器による更なる省エネルギー化が期待される。

パワーエレクトロニクス機器で使用される半導体デバイスはパワーデバイスと呼ばれる。パワーデバイスの特性は、使用する材料に大きく影響を受ける。パワーデバイスの材料として、これまで長年にわたって Si が使用されてきたが、更なる省エネルギー化に向け

て SiC を使ったパワーデバイスの実用化が開始され、市場が成長している^[1-3]。SiC は Si に比べて大きなバンドギャップと優れた熱安定性を持つため、SiC パワーデバイスは高耐圧かつ低損失で、高温でも動作可能な優れた特長を有する。これらの特長から、SiC パワーデバイスは高耐圧・大電流が求められる電力やモビリティ分野での活躍が特に期待されている。しかし、材料である SiC には結晶欠陥が多いという最大の欠点でデバイスの高信頼化や普及の妨げとなっている。

2. SiC MOSFET におけるバイポーラ劣化現象

現在最も応用範囲が広い SiC パワーデバイスは、SiC MOSFET であり、その単位セルの断面概略図を図 1(a)に示す。SiC MOSFET は SiC 基板上に SiC エピタキシャル層を成膜した SiC エピタキシャル基板上に作成され、ゲート電極・ソース電極・ドレイン電

極の3つの端子を持つ。チップの中には、図1(a)で示す単位セルが敷き詰められ、SiC エピタキシャル基板の表面側は複雑な立体構造が形成されている。

SiC MOSFET を用いたパワーモジュールでは、MOSFET の内蔵 PN ダイオード (図1(a)内に図示する) を還流ダイオードとして活用することで小型・低コストなダイオードレス構造が実現可能であるが、内蔵 PN ダイオードの動作中にデバイスのオン抵抗が徐々に増加するバイポーラ劣化現象が課題となる。これは、SiC に存在する線状の結晶欠陥である基底面転位 (BPD: Basal Plane Dislocation) が、電子-正孔再結合エネルギーを受け取り、面状の積層欠陥に拡張することで起こる^{14,5)}。積層欠陥は、電流の流れを阻害する高抵抗層であるため、動作中に徐々にデバイスの抵抗が増加してしまう。図1(b)にはSiC MOSFET のバイポーラ劣化現象の例として、内蔵PNダイオードを十分な時間動作させ、前後の電気特性を比較した結果を示す。内蔵PNダイオードの動作中に積層欠陥が拡張することで、動作前に比べて電流が流れにくくなり、抵抗が増加している。

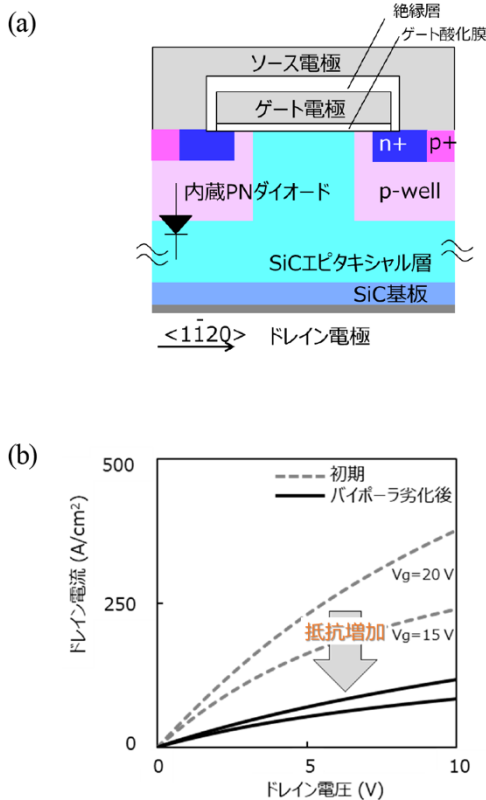


図1 (a) SiC MOSFET の断面概略図 (単位セル)、
(b) バイポーラ劣化前後の電気特性。

SiC MOSFET におけるバイポーラ劣化現象を解明するためには、動作中 SiC MOSFET 内部の結晶欠陥の挙動を観察する必要があるが、デバイス構造が非常に複雑であるため、通常の試験環境では観察が困難であった。そこで、動作中 SiC MOSFET における結晶欠陥の挙動を可視化するために、オペランド X 線トポグラフィ法を開発した⁶⁾。加えて、本手法で得られた結果を解析することで、デバイスの実動作条件下での積層欠陥の拡張機構を解明し、高信頼な SiC MOSFET の実現を目指した。

3. オペランド X 線トポグラフィ法

図2にオペランド X 線トポグラフィ評価系を示す。評価系は、X 線カメラ、2θ アーム、ゴニオメーター、サンプルホルダー、サンプル冷却機構、電流ストレス印加用電源ユニットから構成されている。検出器には従来の X 線フィルムに替えて高精細かつ高速な X 線カメラを採用することで、X 線トポグラフィ像の連続撮像を可能とした。X 線トポグラフィ像は、デジタルデータとして得られるので、画像処理技術を利用して SiC MOSFET 内部の積層欠陥の変化を解析した。また、X 線トポグラフィ評価は、Si(111)単色器で 10 keV に単色化した放射光を用いて反射配置で実施した。回折面は、積層欠陥が観察できる SiC(022 10)を選定した。

SiC MOSFET に電流を流すため、SiC MOSFET を DBC (Direct Bonded Copper) 基板上に半田を用いて実装した。その後、SiC MOSFET 表面に形成されたゲート、ソース電極上にワイヤを接合し、DBC 基板を電流ストレス印加用電源ユニットと配線ケーブルで接続した。オペランド X 線トポグラフィ観察時には、SiC MOSFET 内蔵 PN ダイオードに流す電流を任意に変更可能である。また、DBC 基板は冷却機構と接続されたヒートシンク上に設置されており、動作中の MOSFET の接合温度も任意に制御できる。

SiC MOSFET に電流を流し始めると、SiC MOSFET の接合温度が上昇する。この通電による発熱の影響のため、SiC MOSFET のブラッグ回折条件を満たす X 線の入射角がドリフトし、回折した X 線強度が不安定になる。この不安定性を抑制するため、SiC MOSFET の動作中にブラッグ回折条件を満たす入射角を維持

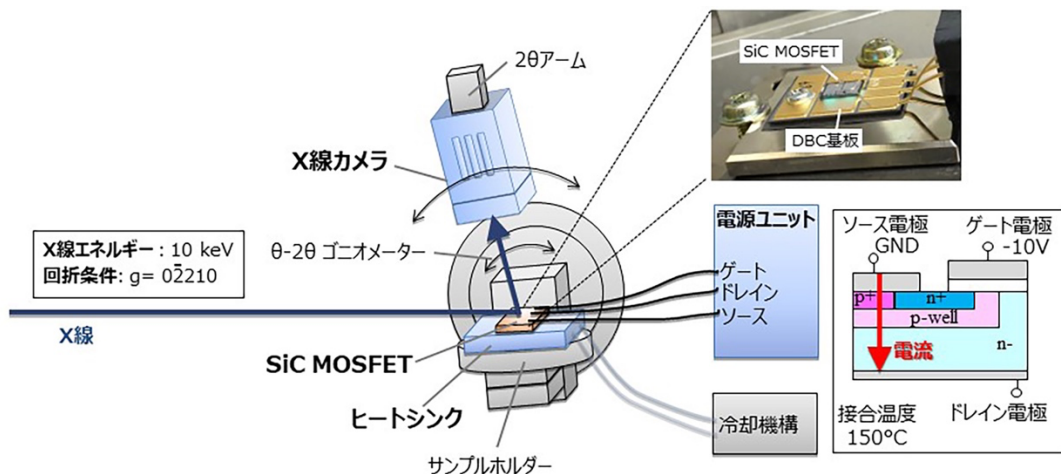


図2 開発したオペランドX線トポグラフィー評価系。

するように設計されたフィードバック機構を導入した⁷⁾。本フィードバック機構では、取得したX線トポグラフィー像の強度分布が均一となるような角度を制御PCで計算し、ステージの角度、すなわちX線入射角の補正を自動で行った。

4. 動作中 SiC MOSFET 内での積層欠陥拡張の様子
SiC MOSFET の内蔵 PN ダイオードに電流を流しながら、オペランドX線トポグラフィー観察を行い、その結果を解析した。

図3(a)はSiC MOSFETの内蔵PNダイオードに電流を流した際のタイムチャートと通電条件である。ゲート電圧は-10V、接合温度は150°Cに設定した。通電試験は、段階的に電流を増やした3ステップとし、電流密度は70 A/cm²、220 A/cm²、400 A/cm²と設定した。通電時間は、各電流密度でそれぞれ2.5時間、20分、20分とした。また、X線カメラの露光時間は1秒とした。本解析で使用したタイミングを図3(a)において、タイミング1, 2, … 6として示した。

各タイミングで得られたX線トポグラフィー像を

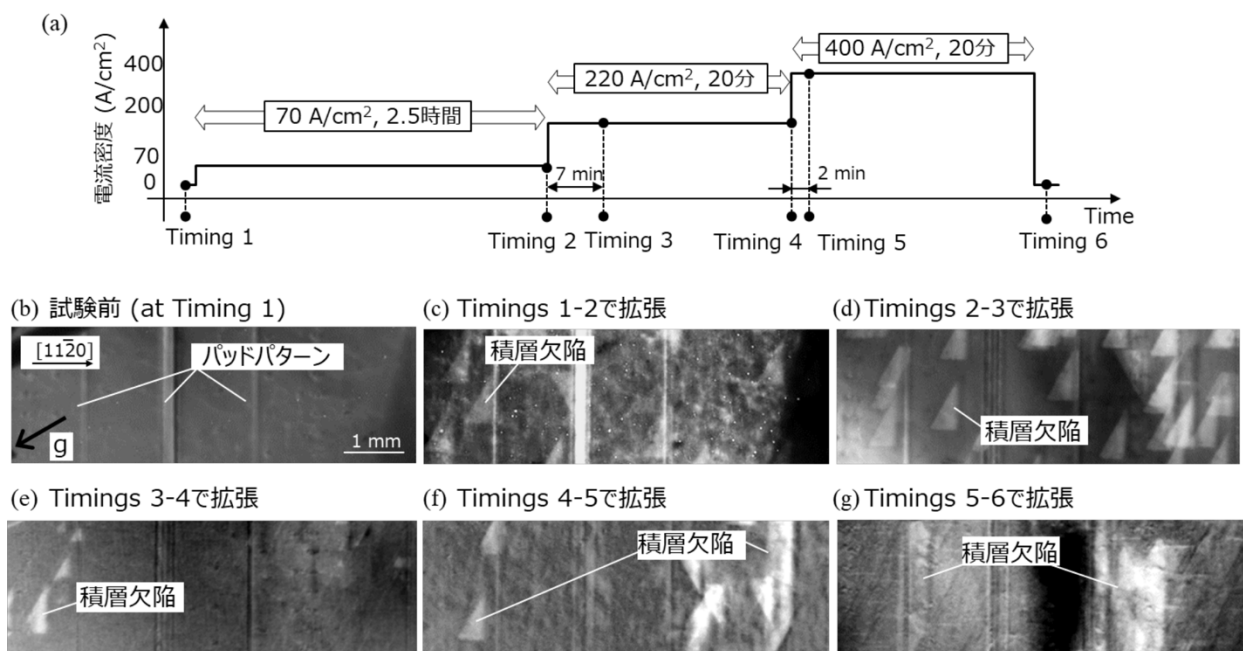


図3 (a) SiC MOSFET の内蔵PNダイオードに対して実施した通電試験条件とタイムチャート、(b)-(g) X線トポグラフィー像、(b) 通電試験前の状態、(c)-(g) タイミング1と2、タイミング2と3、タイミング3と4、タイミング4と5、タイミング5と6の間に拡張した積層欠陥。

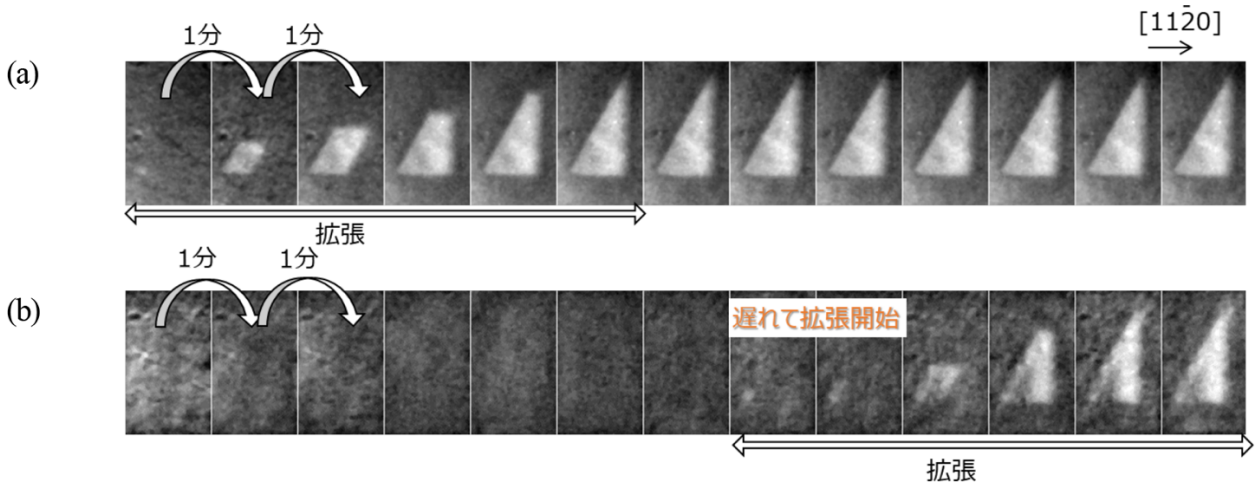


図4 SiC MOSFET における積層欠陥拡張の様子。(a) 通電試験開始時に積層欠陥が拡張するケース、(b) 積層欠陥が遅れて拡張するケース。

減算処理することで、特定のタイミング間に拡張した積層欠陥を抽出した。画像処理後の X 線トポグラフィー像を図 3(c)-(g) に示す。図 3(b) はタイミング 1 (通電試験前) の X 線トポグラフィー像である。図 3(b) から、通電試験前の SiC MOSFET 内には積層欠陥がないことが確認できる。しかし、図 3(c) に示すように、70 A/cm² の通電試験の間にいくつかの積層欠陥が拡張した。図 3(d) に示すように、220 A/cm² の通電試験開始時には、70 A/cm² の通電試験で拡張した積層欠陥とは別に、新たな積層欠陥が拡張した。図 3(e) では、220 A/cm² の通電試験で遅れて拡張した積層欠陥が確認できる。同様に、図 3(f) に示すように、400 A/cm² の通電試験開始時には、70 A/cm² や 220 A/cm² の通電試験で拡張した積層欠陥とは別に、新たな積層欠陥が拡張した。また、図 3(g) では、400 A/cm² の通電試験で遅れて拡張した積層欠陥が確認できる。

これらの結果から、積層欠陥が拡張する様子が鮮明に観察され、世界で初めて動作中 SiC MOSFET における積層欠陥の拡張を直接観察することに成功した。また、積層欠陥はそれぞれ異なる電流密度で拡張を開始すること、拡張開始タイミングは同じ電流密度でも異なることが明らかになった。

図 4 は、SiC MOSFET における積層欠陥の拡張の様子を 1 分間隔で示した時間分解 X 線トポグラフィー像である。これらは、内蔵 PN ダイオードへの電流密度を 220 A/cm² に設定して撮像されたものである。図 4 には、(a) 通電開始時に積層欠陥が拡張する標準的

な場合、(b) 積層欠陥が遅れて拡張開始した場合、の 2 つの例を示す。図 4 に示すように、拡張する積層欠陥の形状は、初期のひし形から、台形に変形し、最終的に三角形に変化する。なお、積層欠陥の起点となる BPD は SiC MOSFET 表面から深い領域に位置するため、図 4 の撮像条件では検出されていない。図 4(b) から、(a) と同じ電流密度であっても、積層欠陥が遅れて拡張を開始することがわかる。先行研究を考慮すると、同じチップ、同じ電流密度であっても、積層欠陥の起源である BPD の構造の違いにより、積層欠陥拡張のタイミングが同期しなかったと推察する^{38,9)}、それを明らかにするためには、TEM 分析や X 線トポグラフィー分析によるバーガーズベクトル解析などの詳細な検討が必要である。

オペランド X 線トポグラフィー観察において、動的に得られた観察結果は非常に重要であり、図 4(b) に示すような遅れて拡張する場合を考慮に入れて、バイポーラ劣化現象の対策をする必要がある。

5. 積層欠陥の拡張速度と電流密度の関係

続いて、SiC MOSFET 内で拡張する積層欠陥の拡張速度を評価した。なお、この拡張速度は、 $\langle 1\bar{1}00 \rangle$ 方向へ投影した値である。図 5 は、積層欠陥の $\langle 1\bar{1}00 \rangle$ 方向の拡張速度を、SiC MOSFET 内蔵 PN ダイオードに流す電流密度の関数として示したものである。図 5 から、多少のばらつきはあるものの、SiC MOSFET 内における $\langle 1\bar{1}00 \rangle$ 方向の積層欠陥の拡張速度は、

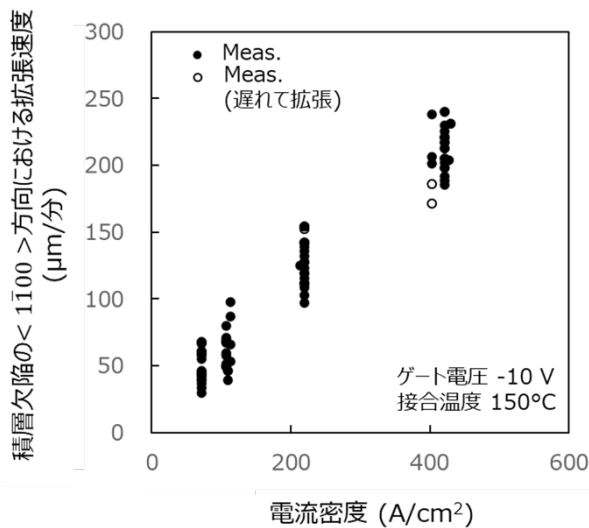


図 5 積層欠陥の<1100>方向における拡張速度と電流密度の関係。

内蔵PN ダイオードに流れる電流密度に伴って大きくなる。これは、積層欠陥拡張の駆動力となるSiC中の正孔密度が電流密度に伴って大きくなるためである。図4(b)に示した、遅れて拡張を開始した積層欠陥の拡張速度は、標準的な場合とほとんど等しく、その発生頻度は少ないことが明らかになった。

6. まとめと今後の展望

SiC MOSFET におけるバイポーラ劣化現象を解明するために、動作中SiC MOSFETにおける結晶欠陥の挙動を可視化するオペランド X 線トポグラフィー法を開発した。

内蔵PN ダイオードに対する電流密度を 70 A/cm², 220 A/cm², 400 A/cm² と段階的に大きくして観察を行った結果、動作中SiC MOSFETにおける積層欠陥の拡張を直接観察することに世界で初めて成功した。加えて、X線トポグラフィー像を解析することで、各電流密度で異なる積層欠陥が拡張すること、同じ電流密度でも拡張開始のタイミングが異なることを明らかにした。また、時間分解X線トポグラフィー像から抽出した積層欠陥の拡張速度は内蔵PNダイオードに流れる電流密度に伴って大きくなった。

本研究で開発したオペランド X 線トポグラフィー法を活用することで、デバイスの実動作条件下での積層欠陥の拡張機構を解明し、図6に示すSiCパワーモジュールのダイオードレス構造を実現する高信頼な

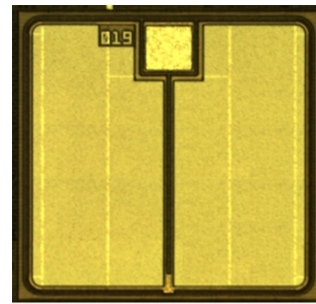


図 6 SiC パワーモジュールのダイオードレス構造を実現する高信頼 SiC MOSFET。

SiC MOSFET の実現に貢献した^[10]。このSiC MOSFET を用いた SiC パワーモジュールにより、電力・鉄道・電気自動車などの分野で大きな省エネルギー効果が得られ、カーボンニュートラル実現に向けたCO₂削減目標達成への貢献が期待される。

謝辞

本実験は SPring-8 の BL16B2 ビームライン (課題番号: 2018A5400, 2018B5400, 2019A5400, 2019B85400, 2020A5400) と、SAGA-LS の BL07、BL09 ビームラインにおいて行われました。

参考文献

- [1] J. A. Cooper, Jr. and A. Agarwal: *Proc. IEEE* **90** (2002) 956.
- [2] H. Okumura: *Jpn. J. Appl. Phys.* **45** (2006) 7565.
- [3] T. Kimoto: *Jpn. J. Appl. Phys.* **54** (2015) 040103.
- [4] M. Skowronski and S. Ha: *J. Appl. Phys.* **99** (2006) 011101.
- [5] T. Kimoto and H. Watanabe: *Appl. Phys. Express* **13** (2020) 120101.
- [6] K. Konishi, R. Fujita, K. Kobayashi, A. Yoneyama, K. Ishiji, H. Okino, A. Shima and T. Ujihara: *J. Appl. Phys.* **130** (2021) 145703.
- [7] A. Yoneyama, S. Takeya, T. T. Lwin, D. Takamatsu, R. Baba, K. Konishi, R. Fujita, K. Kobayashi, A. Shima, M. Kawamoto, H. Setoyama, K. Ishiji and Y. Seno: *J. Synchrotron Rad.* **28** (2021) 1966-1977.
- [8] S. Hayashi, T. Yamashita, J. Senzaki, T. Kato, Y. Yonezawa, K. Kojima and H. Okumura: *Appl. Phys. Express* **12** (2019) 051007.
- [9] Y. Ishikawa, M. Sudo, Y. Yao, Y. Sugawara and M. Kato: *J. Appl. Phys.* **123** (2018) 225101.

[10] 「耐久性と低消費電力特性を両立した新構造 SiC パワーデバイス「TED-MOS[®]」を製品化」株式会社日立製作所、ニュースリリース、2021年1月26日

TEL : 042-323-1111
e-mail : akio.shima.yw@hitachi.com

小西 くみこ KONISHI Kumiko

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280
TEL : 042-323-1111
e-mail : kumiko.konishi.qo@hitachi.com

藤田 隆誠 FUJITA Ryusei

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280
TEL : 042-323-1111
e-mail : ryusei.fujita.kw@hitachi.com

小林 慶亮 KOBAYASHI Keisuke

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280
TEL : 042-323-1111
e-mail : keisuke.kobayashi.ay@hitachi.com

米山 明男 YONEYAMA Akio

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280
TEL : 042-323-1111
e-mail : akio.yoneyama.bu@hitachi.com
九州シンクロトロン光研究センター ビームライングループ
〒841-0005 佐賀県鳥栖市弥生が丘 8 丁目 7 番地
TEL : 0942-83-5017
e-mail : yoneyama@saga-ls.jp

石地 耕太郎 ISHIJI Kotaro

九州シンクロトロン光研究センター ビームライングループ
〒841-0005 佐賀県鳥栖市弥生が丘 8 丁目 7 番地
TEL : 0942-83-5017
e-mail : ishiji@saga-ls.jp

沖野 泰之 OKINO Hiroyuki

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280
TEL : 042-323-1111
e-mail : hiroyuki.okino.wj@hitachi.com

島 明生 SHIMA Akio

(株)日立製作所 研究開発グループ
〒185-8601 東京都国分寺市東恋ヶ窪 1-280